
2024 한국폴리텍대학 (기능사과정) IT융합전자회로 설계 및 제작 경진대회

제 2 과제

PROJECT NAME : HARDWARE DESIGN

제한 시간 : 5시간



후원 : 학교법인 한국폴리텍대학

협찬 : 한국폴리텍대학 대구캠퍼스, 나인플러스아이티(주)

IT융합전자회로 설계 및 제작 경진대회 과제

과 제 명	Hardware Design	경기시간	5시간
비번호		감독위원확인	(인)

1. 요구사항

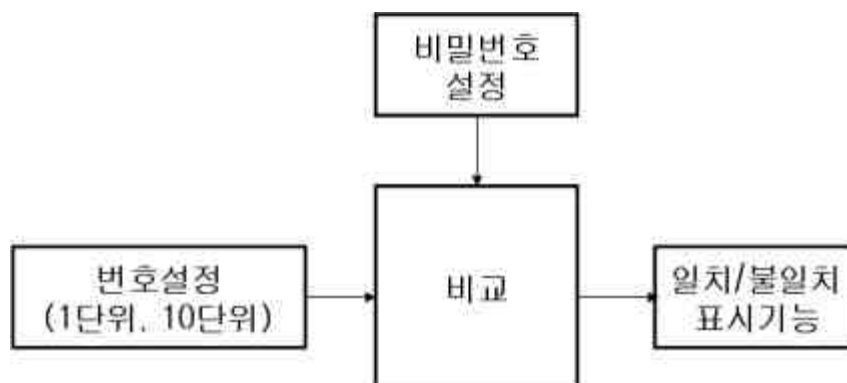
- 가. 지급된 부품과 PCB, 회로도를 참조하여 도면과 같이 회로를 조립 하시오.
- 나. DESIGN I을 요구사항대로 설계하고 완성하여, 답안지에 작성 하시오.
- 다. DESIGN I을 PCB 상의 만능기판에 제작 하시오.
- 라. TP1을 측정하여 답안지에 기록 하시오.
- 마. TP2를 측정하여 답안지에 기록 하시오.(단, Positive duty cycle을 52%에 맞추어 측정 하시오.)

2. 동작사항

- 가. 주어진 회로는 “디지털 금고”의 기능을 축소하여 구현한 작품으로 다음과 같은 기능을 가진다.

- 1) 비밀번호 설정 기능
- 2) 비밀번호 일치 확인 기능
- 3) 3회 이상 비밀번호 불일치 시 경보 출력 기능

- 나. BLOCK DIAGRAM



3. 동작 요구 사항

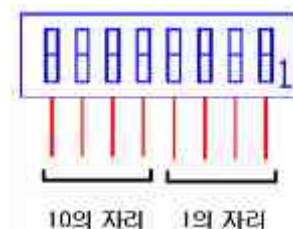
※ 각 SW와 FND의 기능은 다음과 같다

부 품 명	기 능
SW1	비밀번호 설정
RO_SW1, 2	비밀번호 입력
SW2	비밀번호 설정 입력
SW3	ON/OFF
SW4	비밀번호 체크
FND1, 2	입력 비밀번호 표시

가. DESIGN I을 설계하여 제작한 후, TP1의 주파수가 100[Hz]가 되도록 가변저항 (VR)을 조정하시오.

나. SW3을 OFF시킨 상태에서 전원 인가 후 SW1(DIP_SW)으로 비밀번호를 설정하시오.

다. SW3을 ON 시킨 후, SW2를 눌러 설정한 비밀번호를 입력하시오.



라. RO_SW1(1의 자리), RO_SW2(10의 자리)를 돌려 비밀번호를 입력하고, 입력한 비밀번호가 FND에 1,2에 나오는지 확인하시오.

단, FND1=1의 자리, FND2=10의 자리이다.

마. SW4를 눌러 비밀번호가 맞는 지 확인을 하시오

① RO_SW1,2로 입력한 비밀번호가 SW1로 설정한 비밀번호와 같으면 GREEN LED가 점등된다.

② RO_SW1,2로 입력한 비밀번호가 SW1로 설정한 비밀번호와 다르면 RED LED가 점등된다.

바. 비밀번호가 틀려 RED LED가 점등된 상태이면, 10초에 한 번씩 경고음이 울리게 하고, 비밀번호가 맞을 때까지 경고음이 울리도록 하시오.

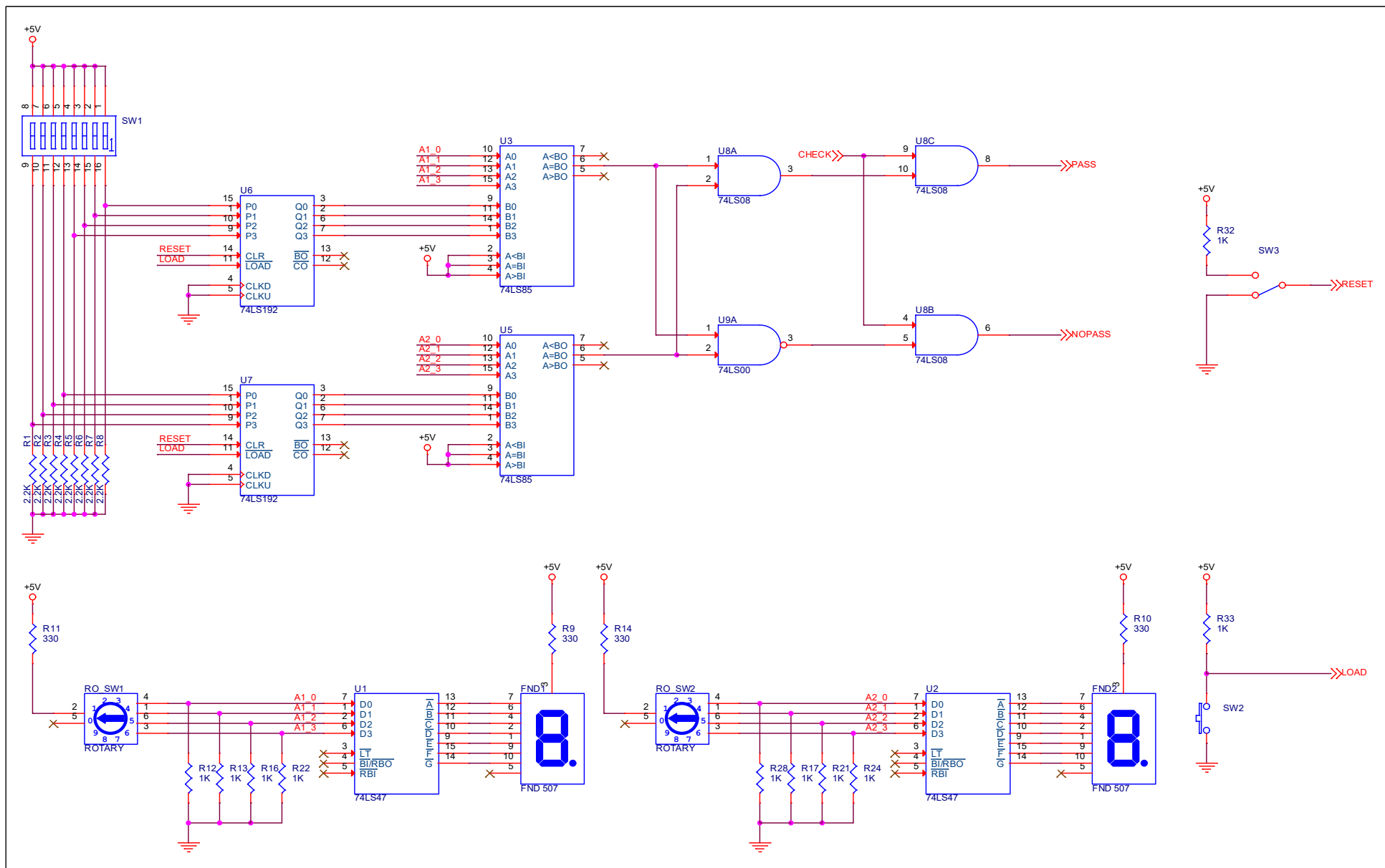
사. 비밀번호를 3회 틀릴 시에는, WARNING LED가 깜빡이고, 부저에서 경고음이 울리게 하시오.(경고음의 주기는 VR1으로 조정 가능함.) SW5를 OFF하면 경고음이 꺼지게 하시오.

4. 유의사항

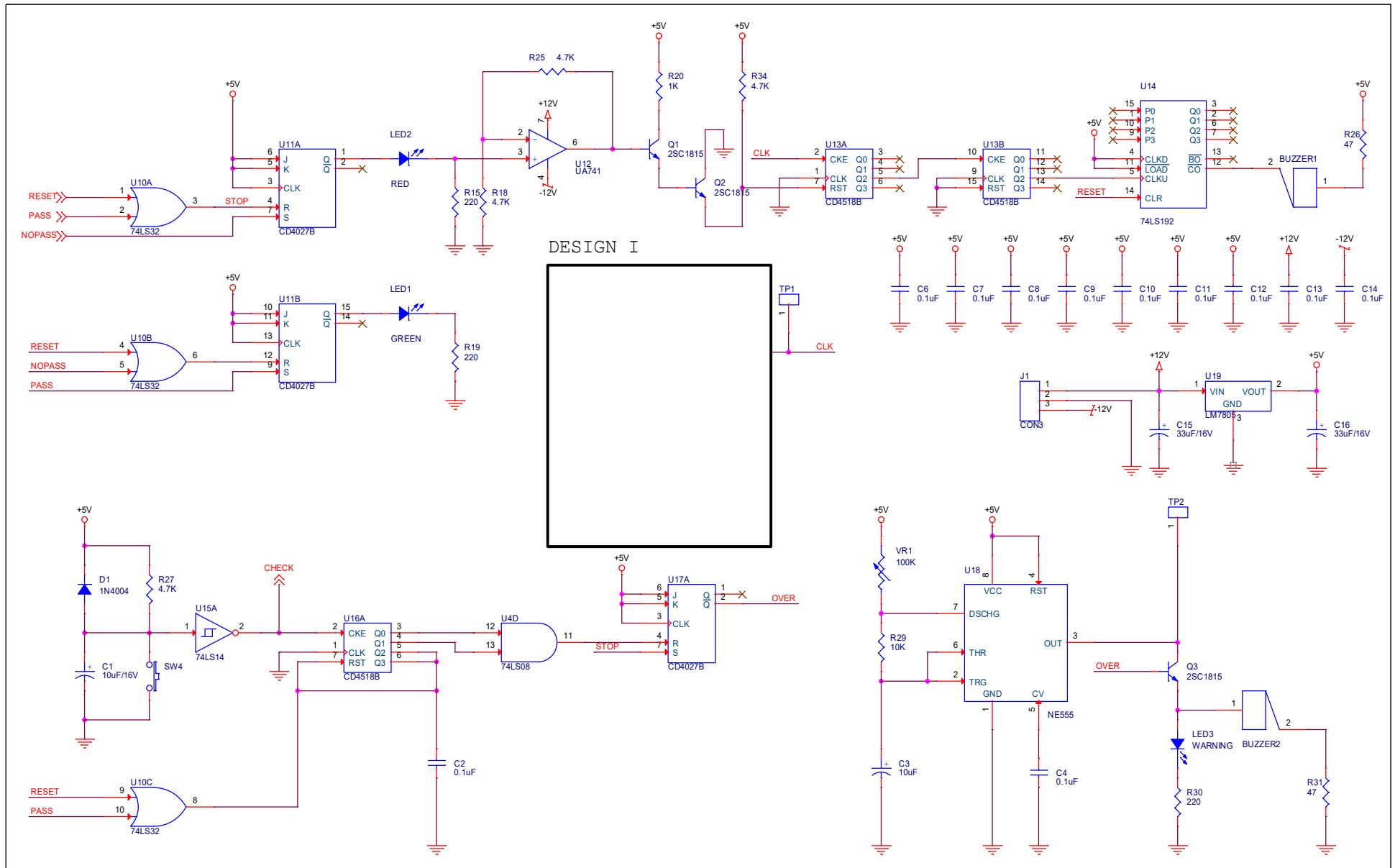
가. 안전사고에 유의하십시오.

나. 심사의원 및 집행위원의 지시에 따라 작업하십시오.

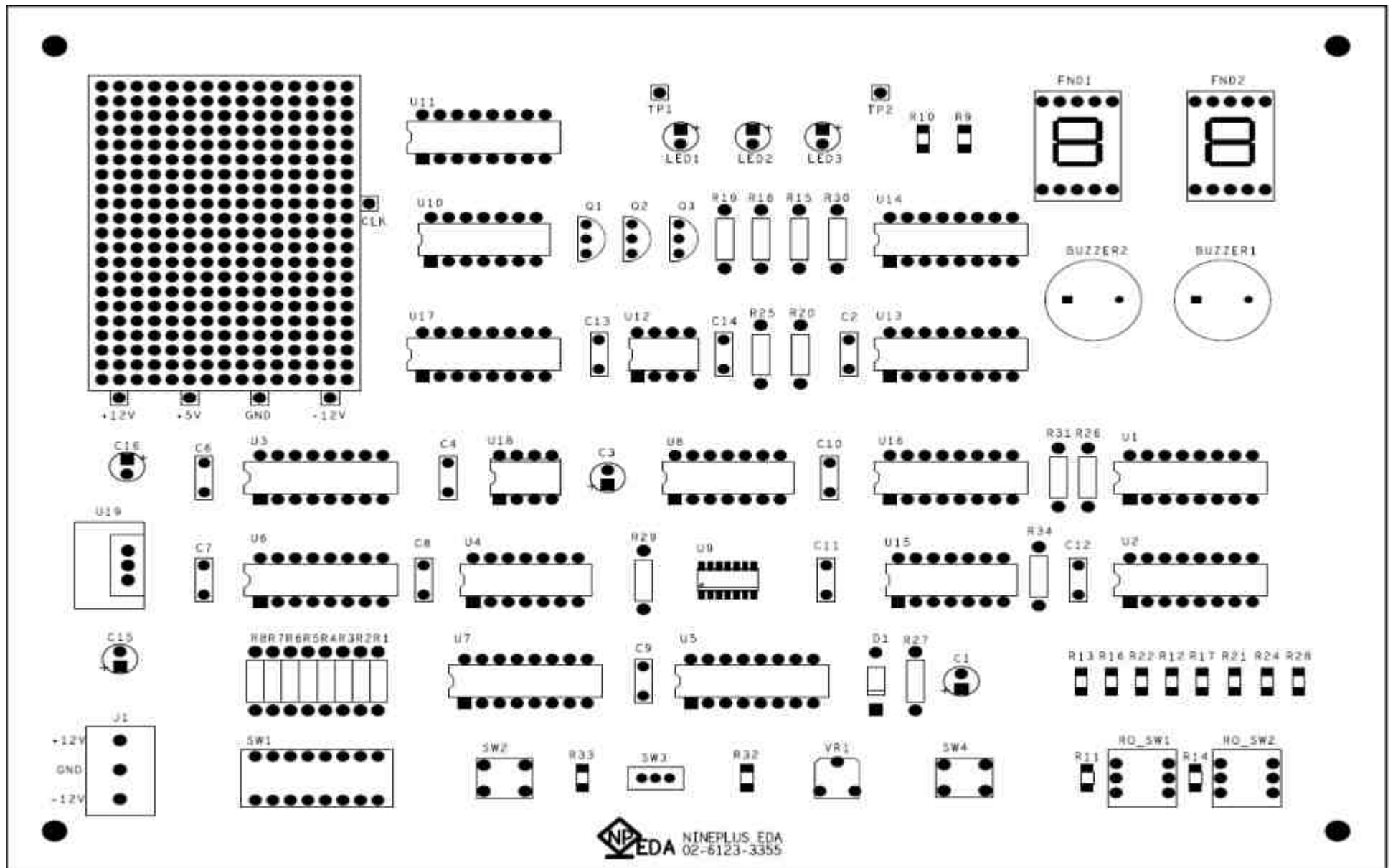
5. 회로도(#2-1)



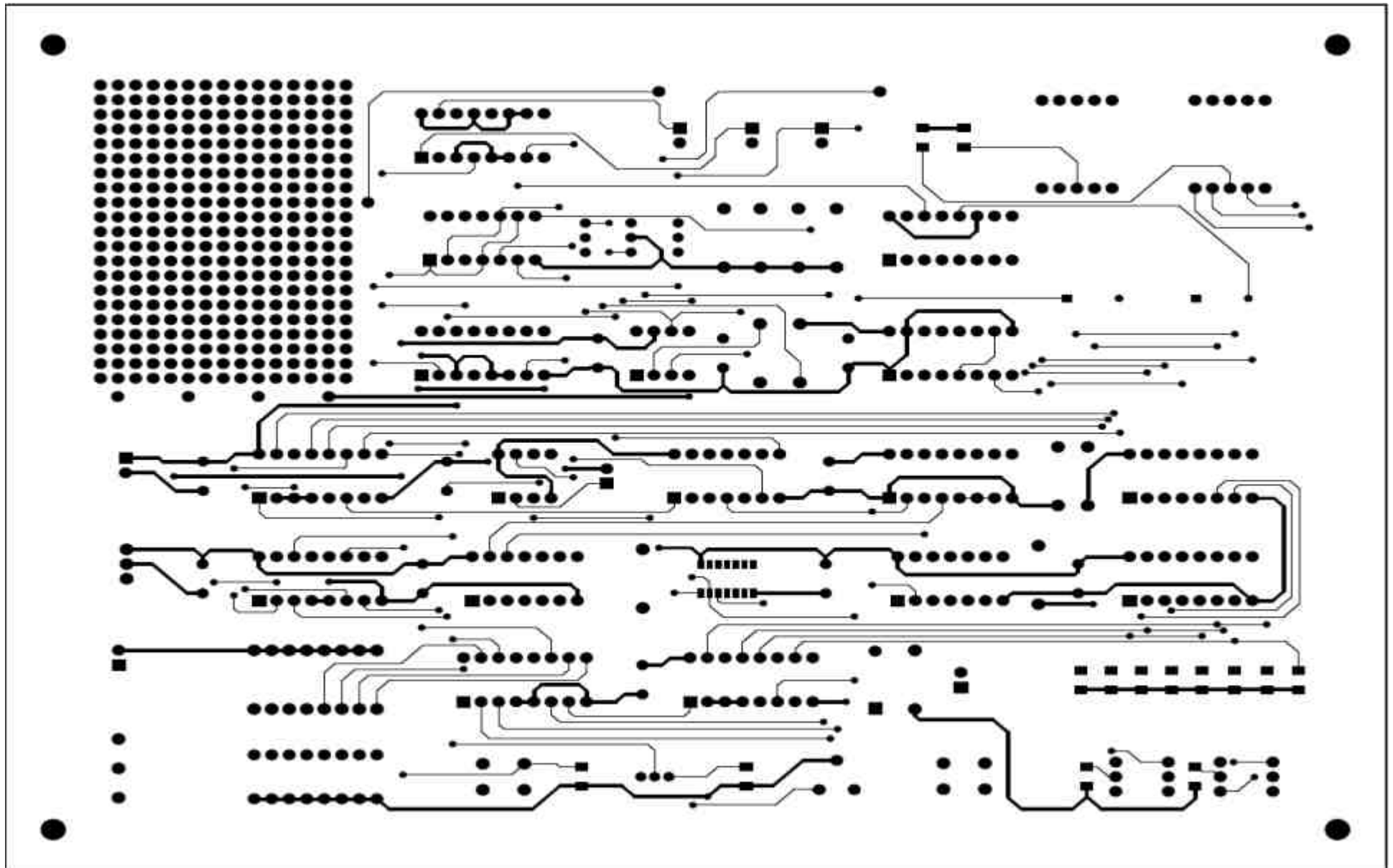
5. 회로도(#2-2)



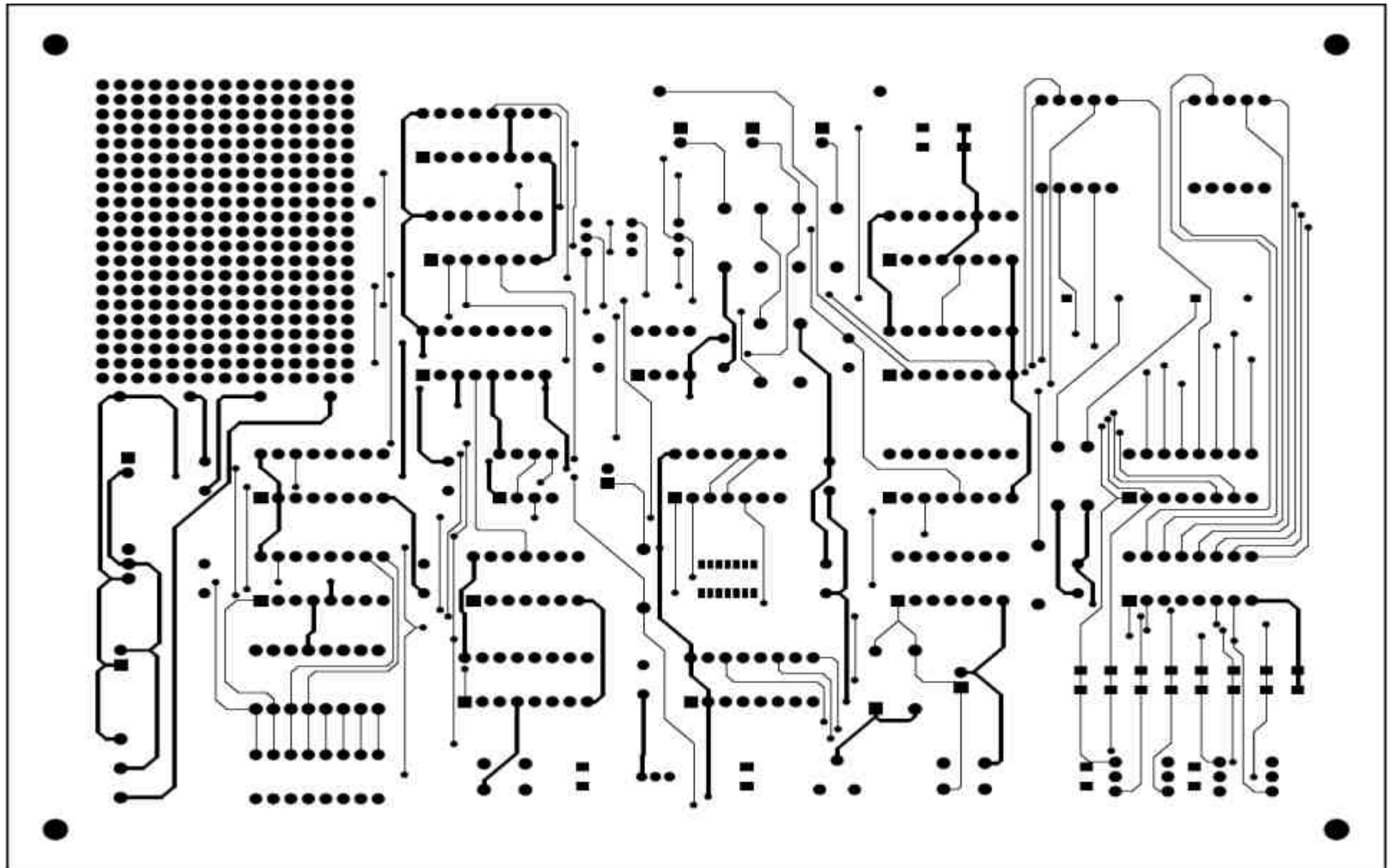
6 - 1. PCB 패턴도(SILK)



6 - 2. PCB 패턴도(TOP)



6 - 3. PCB 패턴도(BOTTOM)



7-1. 재 료 목 록

과제명

디지털금고 회로

일련 번호	재 료 명	규 격(치수)	단위	수량	비 고
1	IC	74LS192	개	3	
2	IC	74LS47	개	2	
3	IC	74LS85	개	2	
4	Chip IC	74LS08	개	2	
5	IC	74HC00	개	1	
6	IC	MC4518	개	2	
7	IC	74LS32	개	1	
8	IC	GD4027	개	2	
9	IC	74LS14	개	1	
10	IC	NE555	개	1	
11	IC	LM741	개	2	
12	IC 소켓	8Pin	개	3	
13	IC 소켓	14Pin	개	4	
14	IC 소켓	16Pin	개	11	
15	반고정 저항	100[kΩ]	개	2	
16	저 항	47[Ω] 1/4W,1%	개	2	
17	칩 저 항	330[Ω] (3216)	개	4	
18	저 항	2.2[kΩ] 1/4W,1%	개	8	
19	저 항	4.7[kΩ] 1/4W,1%	개	5	
20	칩 저 항	1[kΩ] (3216)	개	10	
21	저 항	10[kΩ] 1/4W,1%	개	1	
22	저 항	20[kΩ] 1/4W,1%	개	2	
23	저 항	220[Ω] 1/4W,1%	개	3	
24	LED	5∅(GREEN)	개	1	
25	LED	5∅(RED)	개	2	

7-2. 재 료 목 록

과제명

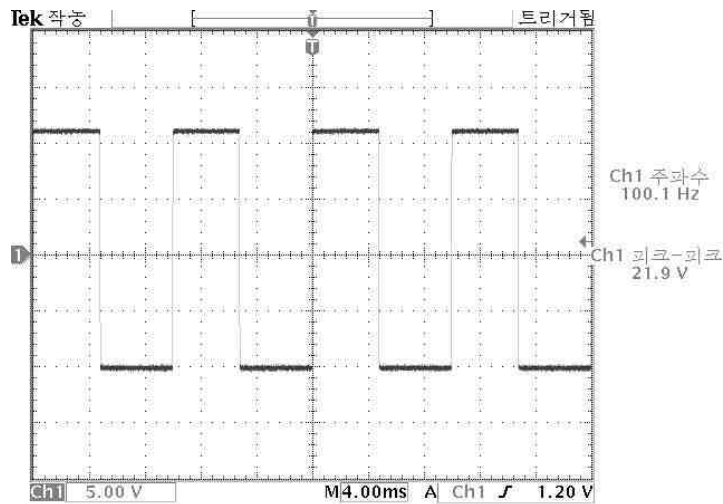
디지털 금고회로

일련 번호	재 료 명	규 격(치수)	단위	수량	비 고
26	다이오드	1N4004	개	1	
27	세라믹콘덴서	0.1[μ F]	개	11	
28	전해콘덴서	0.1[μ F]	개	1	
29	전해콘덴서	10[μ F]	개	2	
30	전해콘덴서	33[μ F]	개	2	
31	TR	2SC1815	개	3	
32	FND	507	개	2	
33	부저	(DC 5V용 -11.7 \emptyset)	개	2	
34	SW	PUSH 4P	개	2	
35	SW	SLIDE 3P	개	1	
36	DIP SW	DIP-8(16PIN)	개	1	
37	ROTARY SW	KDR10-K	개	2	
38	측정단자	LC-2-G	개	2	
39	터미널 블럭	3P	개	1	
40	Regulator	LM7805	개	1	
41	기판	BARE PCB	장	1	

8-1. 회로설계 답안지

DESIGN I

가. 다음 파형과 같이 주파수 100[Hz], V_{p-p} 22[V] 되도록 설계 하시오.



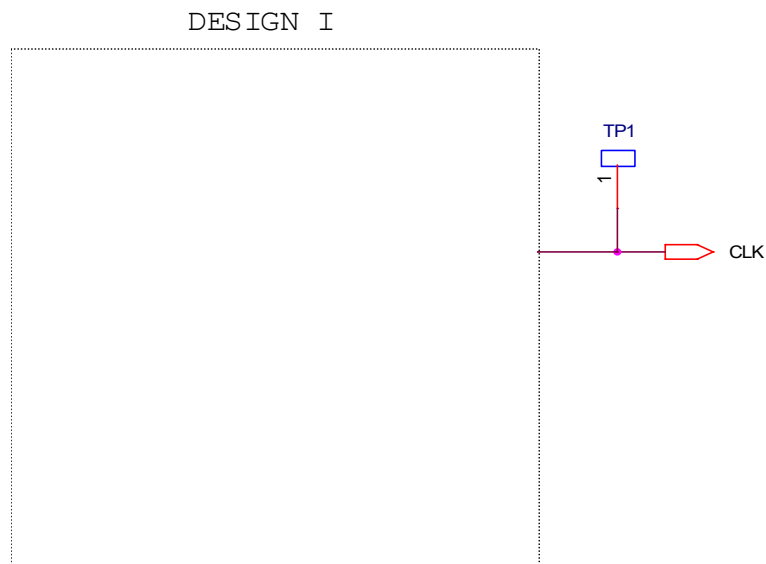
나. 주어진 부품과 Datasheet를 참고하여 설계하시오.

다. 사용 부품

- | | | |
|--------------------|-------|----|
| (1) UA741 | ----- | 1개 |
| (2) 저항(20k) | ----- | 2개 |
| (3) 가변저항(100k) | ----- | 1개 |
| (4) 세라믹 콘덴서(0.1uF) | ----- | 1개 |

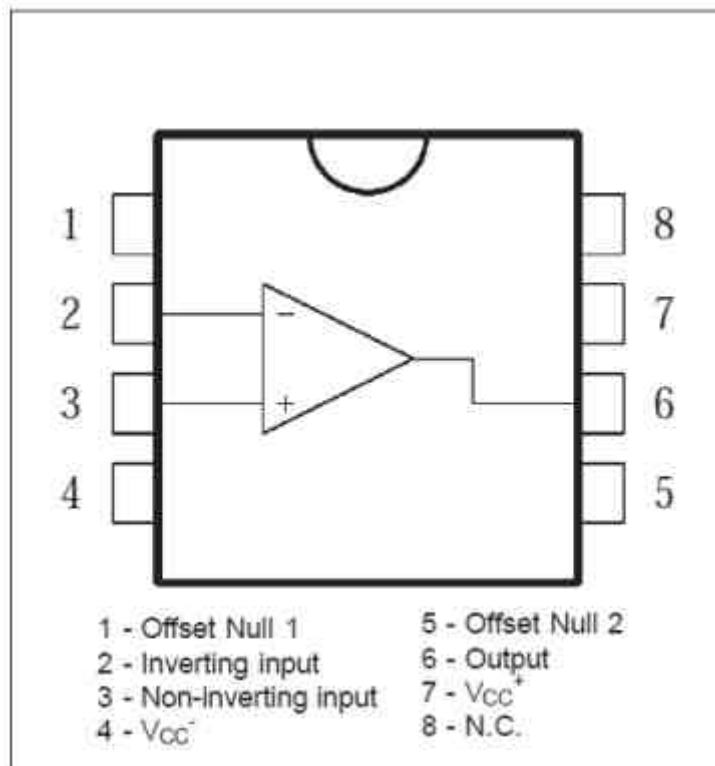
라. 설계과정

◇ 회로설계



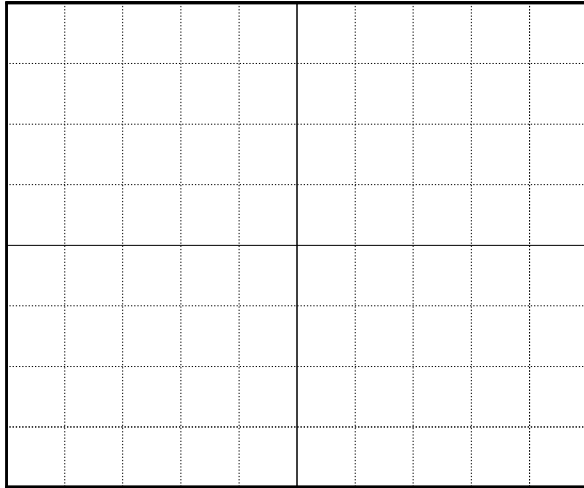
◇ Datasheet(UA741)

PIN MAP



9. 측정 답안지

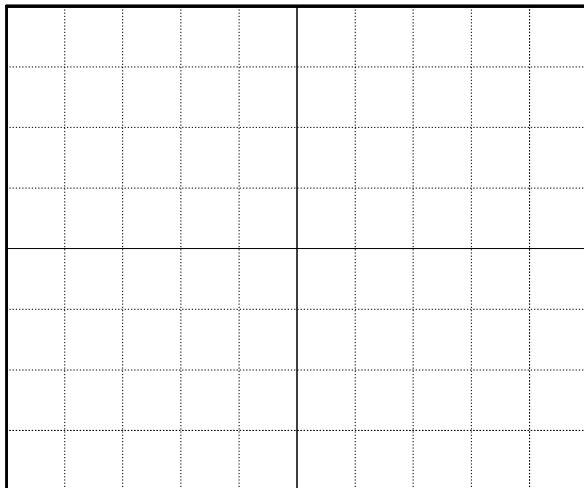
TP1



주파수 :

V_{p-p} :

TP2



주파수 :

V_{p-p} :

Positive duty Cycle :