

---

# 2024 전국 전문계고등학교 전자CAD 설계 경진대회

---

PROJECT NAME : PCB Design

제한 시간 : 4시간

총 합계 : 4시간 (10:00 ~ 14:00)



주최/주관 : 한국폴리텍대학 대구캠퍼스

후원 : 한국폴리텍대학법인

협찬 : 나인플러스아이티(주), Cadence

# 전자CAD 설계 경진대회 과제

과 제 명	PCB Design	경기시간	4시간
비번호		감독위원확인	(인)

## ○ 요구사항

### 1. 라이브러리 생성

가. Symbol과 Footprint를 생성 후 감독관에게 확인을 받으며, 검사를 받지 않은 작품은 미완성으로 처리한다.

나. 제작한 **Footprint**는 시험 종료 전까지 본인이 출력하여 제출하며, "**다,라,마 의 Footprint**"를 1:1 출력한다.

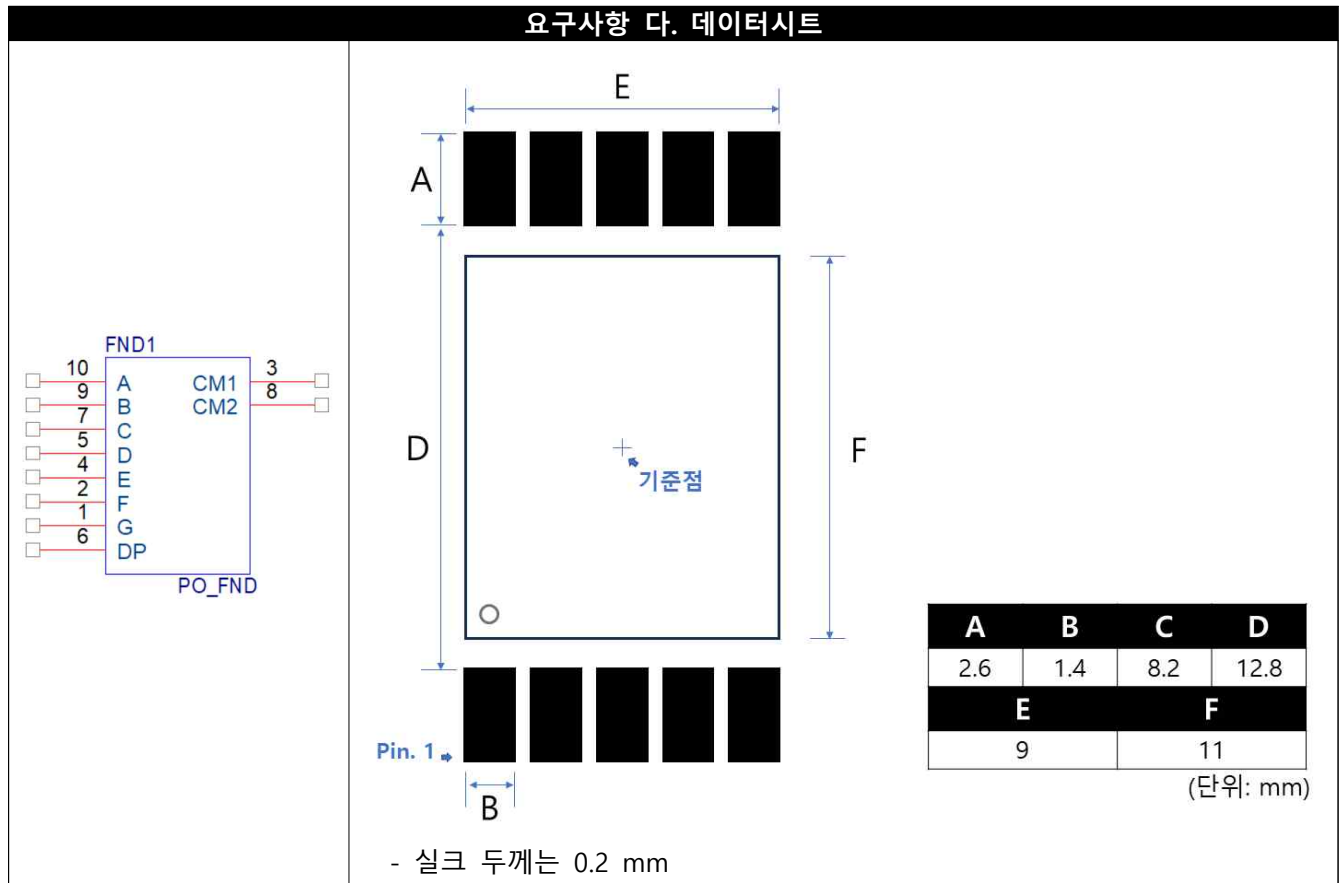
다. 아래 데이터시트를 참고로 Part Symbol/Footprint 을 생성한다.

① [회로도 기호 작성]

- 참조 번호 (Reference) : FND1, FND2, FND3, FND4

② [PCB 기호 작성]

- PCB 기호명 (Footprint) : **SMDFND10**



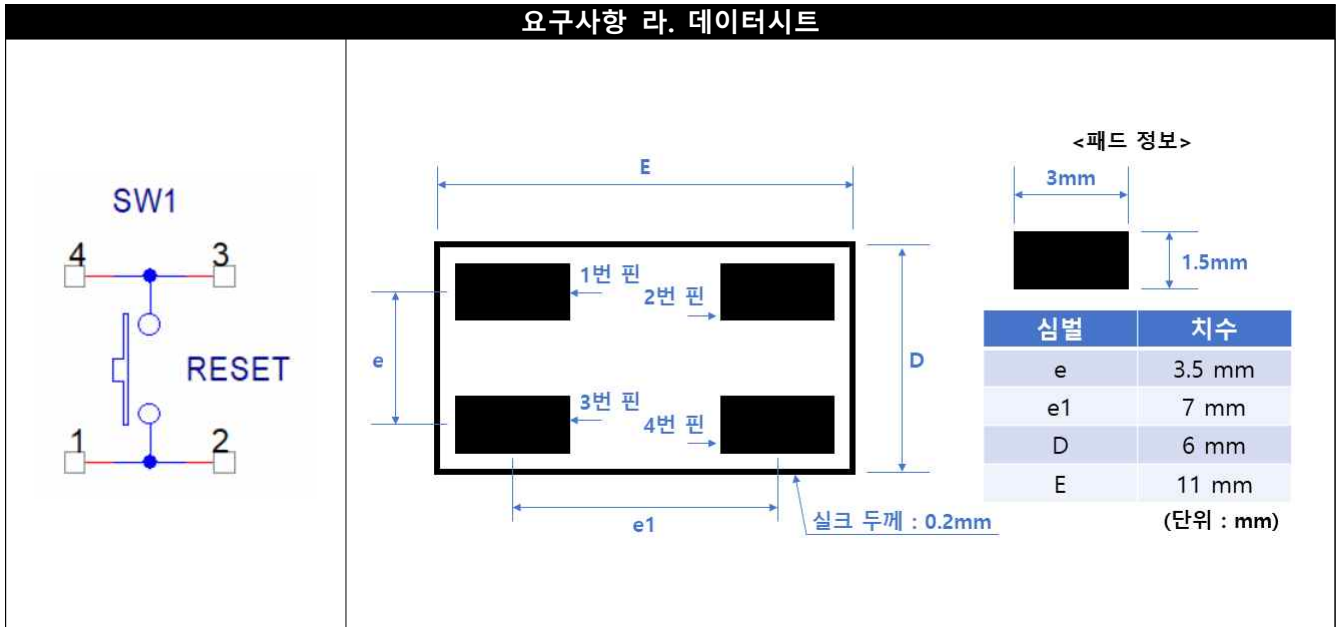
라. 아래 데이터시트를 참고로 **Part Symbol/Footprint** 을 생성한다.

① [회로도 기호 작성]

- 참조 번호 (Reference) : SW1

② [PCB 기호 작성]

- PCB 기호명 (Footprint) : TACTSW



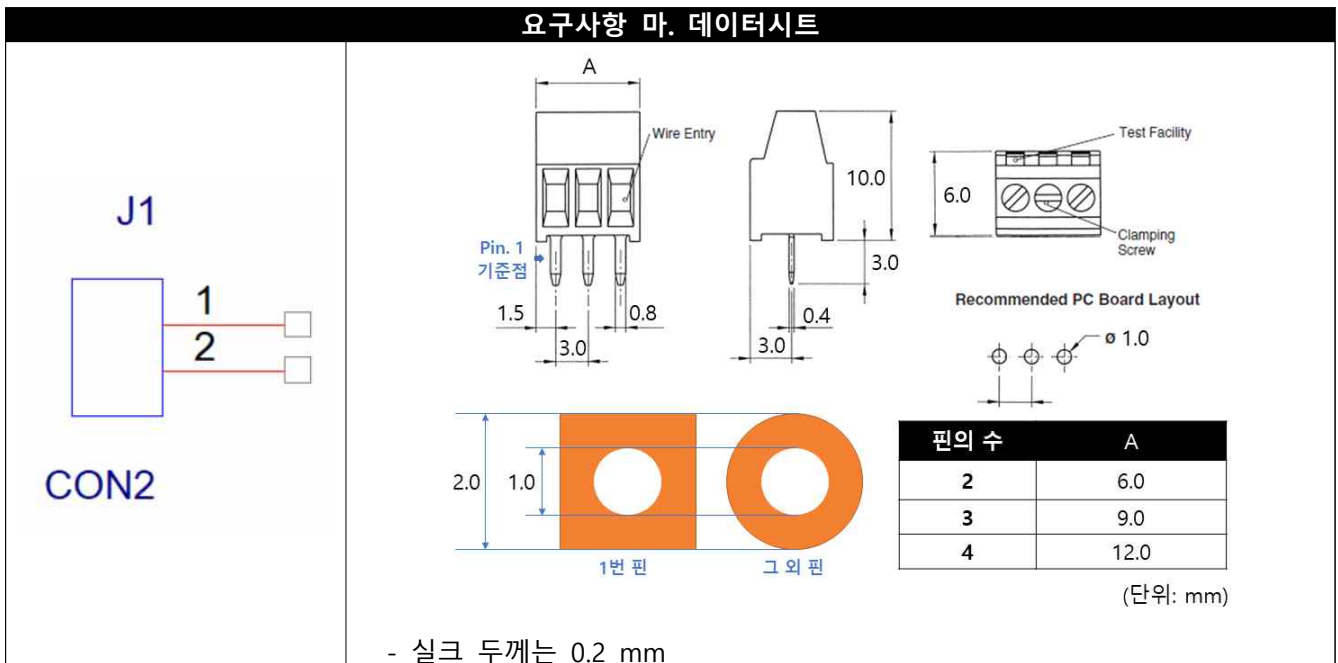
마. 아래 데이터시트를 참고로 **Footprint** 을 생성한다.

① [회로도 기호 작성]

- 참조 번호 (Reference) : J1, J2, J3

② [PCB 기호 작성]

- PCB 기호명 (Footprint) : NCON2



## 2. 회로도 설계

- 가. 준비한 전자카드프로그램을 사용하여 회로도(Schematic)을 작성한다.
- 나. "1. 라이브러리 생성"에서 생성한 Part Symbol 외에는 "4. 제공되는 회로도"와 "5. 데이터시트"를 참고로 부품을 선정한다.
- 다. Part Symbol은 준비한 프로그램에서 기본 제공하는 Part Symbol만 사용하며 없는 Part Symbol는 "4. 제공되는 회로도"를 참고로 수험자가 생성하여 설계한다. 온라인을 통해 라이브러리를 다운받을 경우 실격 처리한다.
- 라 주어진 회로도를 보고 **A4( 210mm × 297mm )** 사이즈로 회로도를 작성한다.
- 마. 타이틀 블록은 다음과 같이 작성한다.

타이틀 항목	타이틀 값	텍스트 크기
Title	(Page 1) <b>Power Module</b>	12
	(Page 2) <b>Controller</b>	
Document Number	<b>ECAD, 2024.xx.xx, 비번 (작성날짜와 비번)</b>	10
Revision	<b>1.0</b>	7

- 바. 네트의 이름은 아래와 같이 설정하며, 정해진 위치에 정확하게 기입한다.  
("4. 제공되는 회로도"에서 누락된 네트의 이름은 아래 표를 참고로 기입)

① U4의 네트 이름

핀번호	넷이름	핀번호	넷이름
3번 핀	<b>LED</b>	4번 핀	<b>RESET</b>
7번 핀	<b>MOSI</b>	8번 핀	<b>MISO</b>
9번 핀	<b>SCK</b>	10번 핀	<b>DIG2</b>
11번 핀	<b>DIG1</b>	12번 핀	<b>DIG0</b>
13번 핀	<b>LEVEL</b>		

② U5의 네트 이름

핀번호	넷이름	핀번호	넷이름
1번 핀	<b>MISO</b>	2번 핀	<b>MOSI</b>
7번 핀	<b>SCK</b>		

③ U6의 네트 이름

핀번호	넷이름
2번 핀	<b>RESET</b>

④ J4의 네트 이름

핀번호	넷이름	핀번호	넷이름
1번 핀	<b>MISO</b>	3번 핀	<b>SCK</b>
4번 핀	<b>MOSI</b>	5번 핀	<b>RESET</b>

⑤ R12, R14의 넷 이름

핀번호	넷이름
R12와 R14 사이	<b>LEVEL</b>

⑥ LED5의 넷 이름

핀번호	넷이름
LED5의 Anode	<b>LED</b>

④ Q4, Q5, Q6의 넷 이름

핀번호	넷이름	핀번호	넷이름
Q4의 Base	<b>DIG0</b>	Q5의 Base	<b>DIG1</b>
Q6의 Base	<b>DIG2</b>		

사. 사용하지 않는 핀은 No Connect로 표시한다.

아. 전자카드프로그램의 에러체크 기능인 ERC (Electrical Rules Check, DRC)를 이용하여 에러 검사를 실시하고 감독관에게 확인을 받는다.

검사를 받지 않은 작품은 미완성으로 처리한다.

자. 설계가 완료된 **회로도면**은 시험 종료 전까지 본인이 출력하여 제출하여야 한다.

### 3. PCB 설계

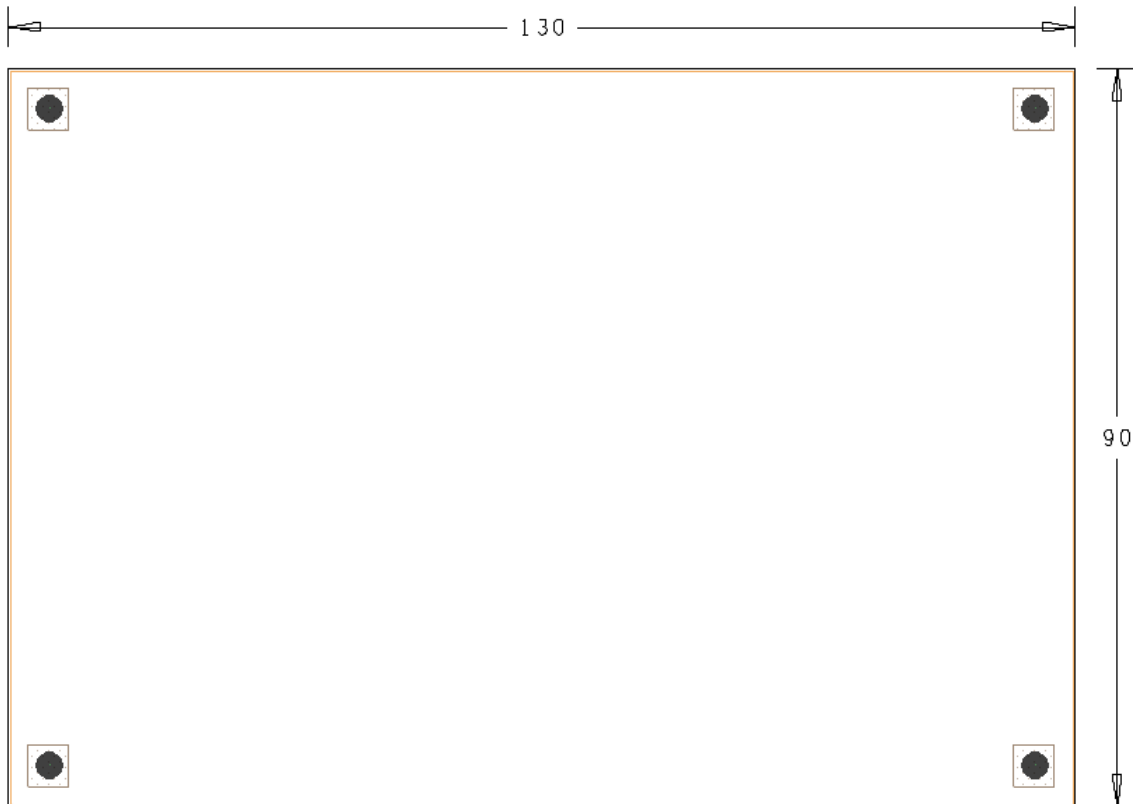
가. 준비한 전자카드프로그램을 사용하며, "2. 회로도 설계"에서 생성한 네트리스트 파일을 이용하여 PCB을 설계한다.

나. "1. 라이브러리 생성"에서 생성한 Footprint 외에는 "5. 데이터시트"를 참고로 Footprint를 선정한다.

다. Footprint는 준비한 프로그램에서 기본 제공하는 Footprint만 사용하며 없는 Footprint는 "5. 데이터시트"를 참고로 수험자가 생성하여 설계한다. 온라인을 통해 라이브러리를 다운받을 경우 실격 처리한다.

라. PCB는 다음의 요구 사항에 맞게 설계한다.

- ① 설계 단위 : **Millimeter (mm)**
- ② 설계 층수 : **양면 (2-Layer)**
- ③ 보드 사이즈 : **130mm[가로] × 90mm[세로]**
- ④ 주요 부품 위치 :
  - 부품의 실장은 TOP면에만 실장
- ⑤ 기구홀 :
  - 직경 3Φ 이상의 비도금 홀(Non-Plated Hole)
  - 아웃라인을 5mm 안쪽으로 배치
- ⑥ 치수보조선은 아래 그림과 같이 설정하고, 실크스크린 레이어에 설정한다.



마. 배선(라우팅) 작업 시 네트의 두께와 VIA은 아래와 같이 설정한다.

① 네트의 두께 :

네트 타입	두께
전원네트	0.5mm
그 외 네트	0.3mm

② 라우팅 방법 :

- 직각배선을 하지 않음
- 카퍼(Copper) 밖으로 배선하지 않음
- 자동배선(오토라우팅)을 하지 않으며, 자동 배선 시 실격처리 함

③ VIA 설정 :

홀 직경	패드직경
0.3mm 이상	0.6mm 이상

바. 카퍼(Copper)의 설정은 아래와 같이 설정한다.

- ① 카퍼 작업면 : **TOP 면에만 카퍼 작업**
- ② 카퍼의 크기 : 아웃라인의 **0.3mm** 안쪽으로 설정
- ③ 카퍼의 네트 : **GND**로 설정
- ④ 단열판의 두께 : 단열판의 두께는 **0.5mm**로 설정

사. 이격거리는 아래와 같이 설정한다.

이격거리 조건	이격거리
Copper pour와 모든 객체(배선, 핀, 홀)간의 이격거리	0.3mm
기본 이격거리	0.25mm

아. 실크데이터는 아래와 같이 설정한다.

① 보드 제목 : 빈공간에 제목과 비번호를 배치

실크 이름	위치	선의 두께 (Line Width)	글자의 폭 (Height)	글자의 높이 (Height)
POWER MODULE	상단 좌측	0.3mm	3mm	5mm
(비번호)	상단 우측	0.3mm	3mm	5mm

② 참조번호 :

- 한 방향으로 배치
- 다른 객체 (패드, 실크 데이터 등)와 겹치거나 부품의 실크 안에 배치하지 않음

자. 드릴데이터는 드릴 차트로 대체하며, 보드의 하단에 배치한다.

차. 전자카드프로그램의 DRC를 이용하여 에러 검사를 실시하고 감독관에게 확인을 받는다.  
검사를 받지 않은 작품은 미완성으로 처리한다.

카. 설계가 완료된 **PCB**는 시험 종료 전까지 본인이 출력하여 제출하며, 아래의 거버필름(Artwork Film)을 1:1로 출력한다.

① 출력물에 포함 사항 :

- 모든 거버 필름에는 **OUTLINE**을 포함
- 출력물에는 비번호와 거버 필름 종류를 자필로 기록

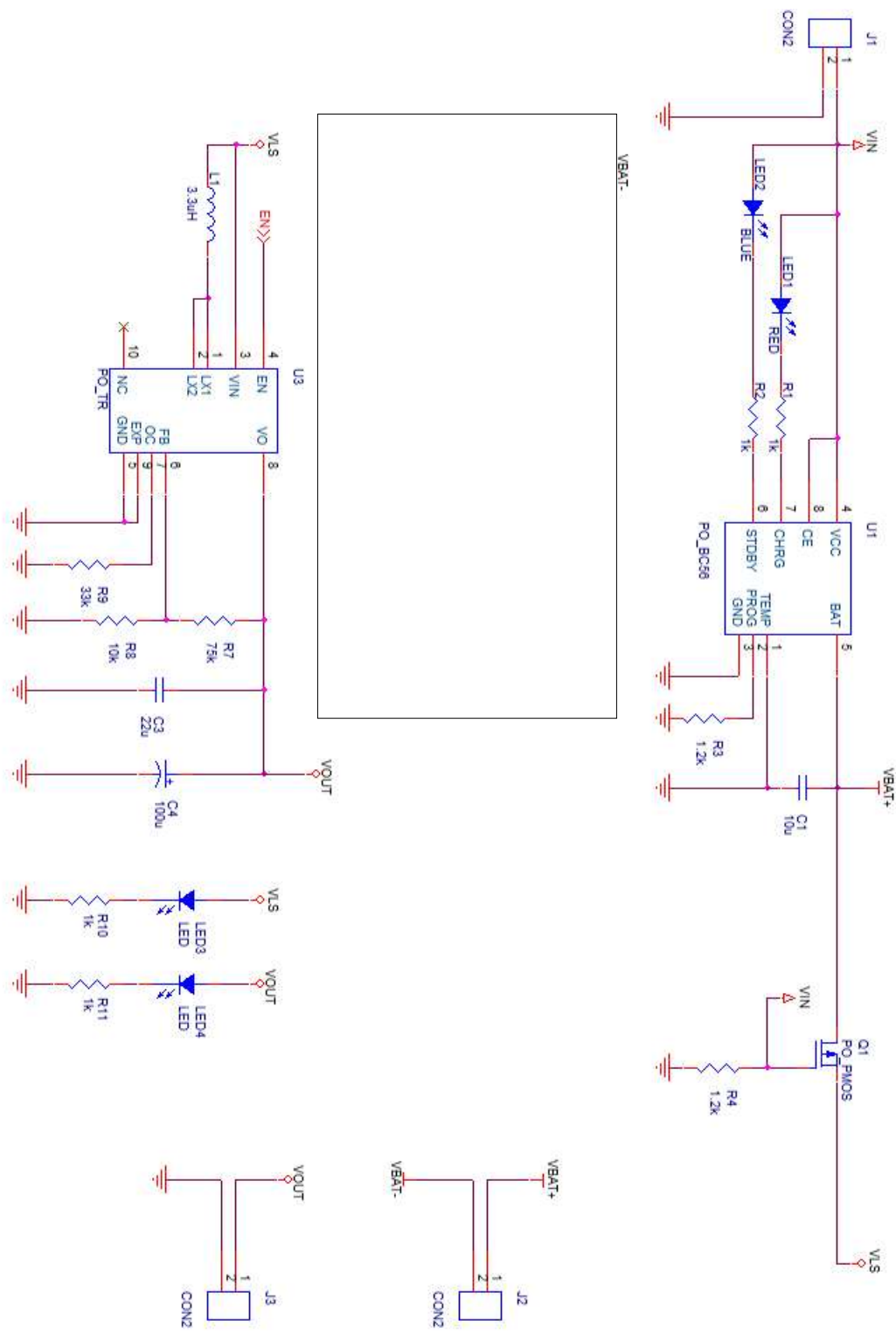
② 출력할 거버 필름 :

- **Silk Screen Top 면** : 부품의 배치위치를 확인하기 위하여 치수선을 포함
- **Top 면**
- **Bottom 면**
- **Solder Mask Top 면**
- **Solder Mask Bottom 면**
- **Drill Draw 면** : 드릴 차트와 드릴 심벌을 출력

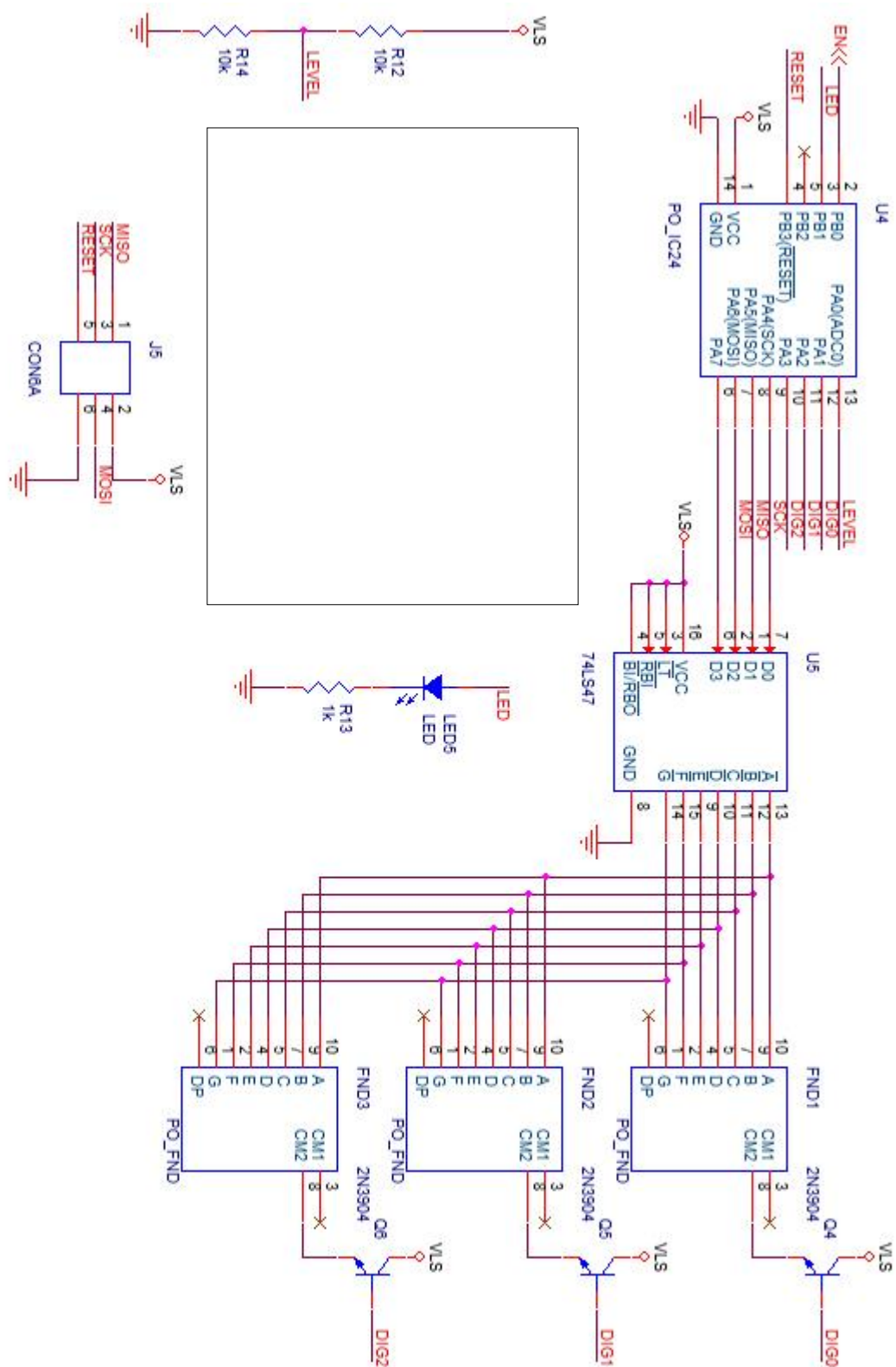


4. 제공되는 회로도

가. 회로도 1 page



Title		<Title>
Size		Document Number
A4		<Doc>
Date		Wednesday, March 06, 2024
Sheet		1 of 2
Rev		<RevCode>



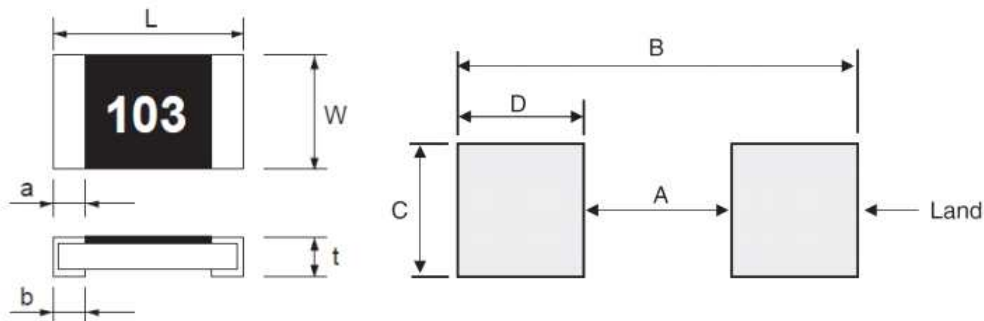
Title			
<Title>			
Size	Document Number	Rev	
A	<Doc>		<Rev Code>
Date:	Sunday, March 10, 2024	Sheet	2 of 2

## 5. 데이터시트

부품명

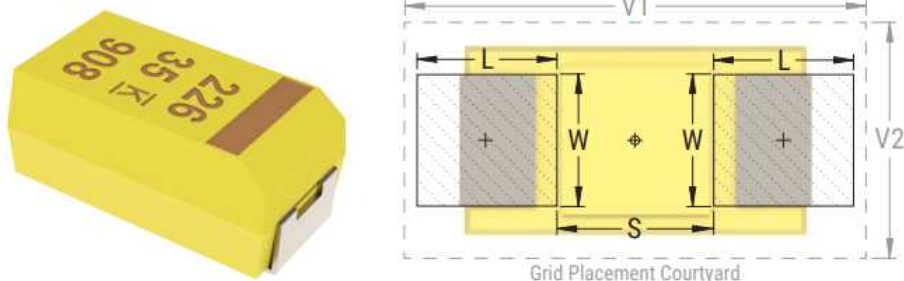
패키지

무극성  
커패시터  
/  
저항



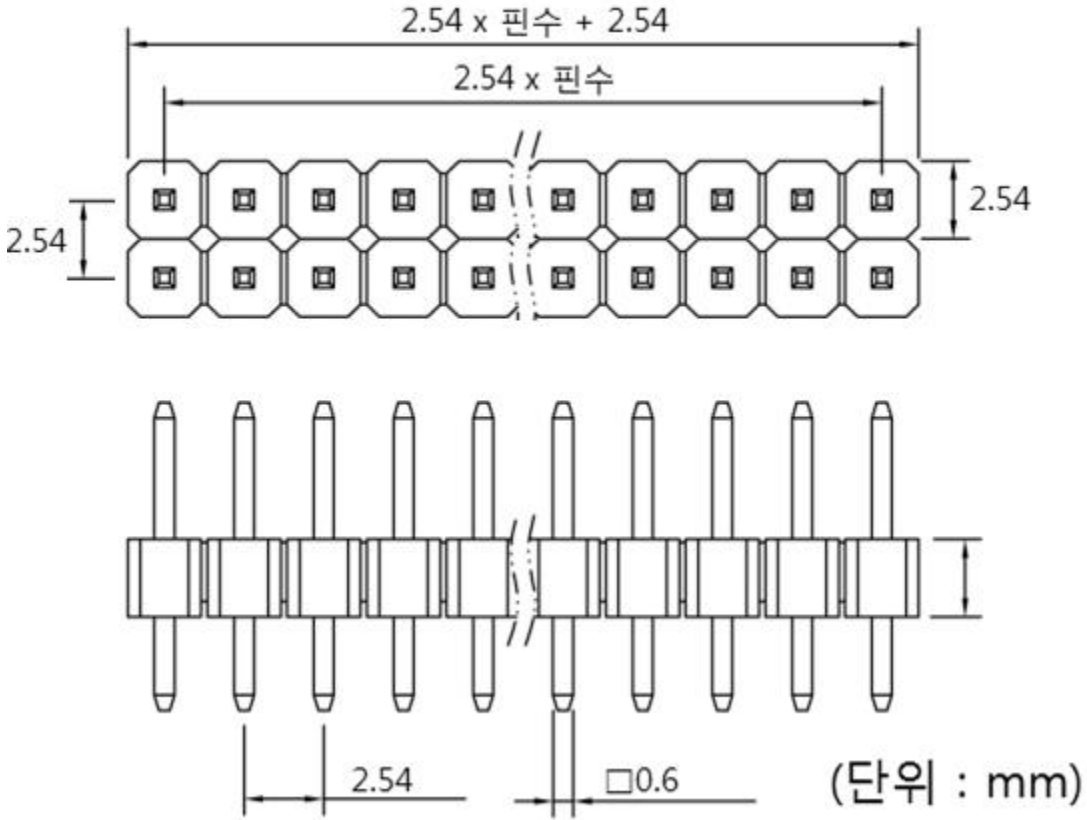
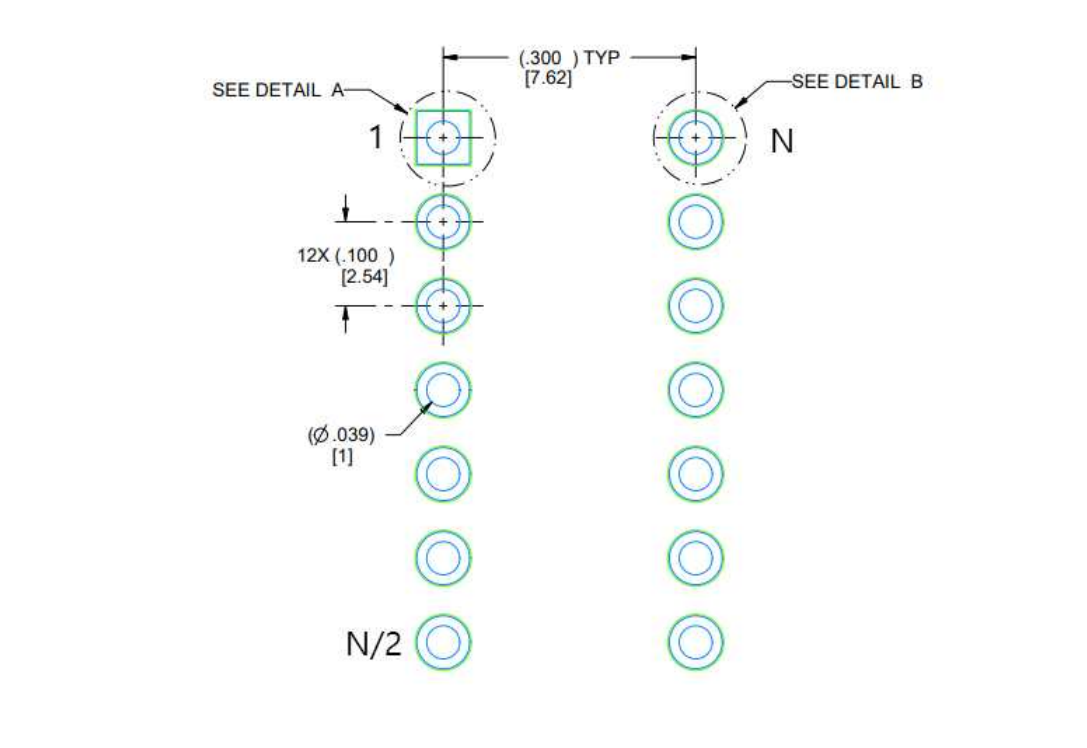
(mm)	(inch)	L	W	t	a	b
2012	0805	2.00±0.10	1.25±0.10	0.55±0.10	0.30±0.20	0.40±0.20
		<b>A</b>	<b>B</b>	<b>C</b>	<b>D</b>	(단위: mm)
		1.2	2.6	1.15	0.7	

유극성  
커패시터  
/  
인덕터



(mm)	(inch)	W	L	S	V1	V2
3216	1206	1.23	1.80	0.82	4.92	2.30

(단위: mm)

부품명	패키지
6핀 커넥터	
IC (U1, U2, U3, U4, U5, U6)	

부품명

패키지

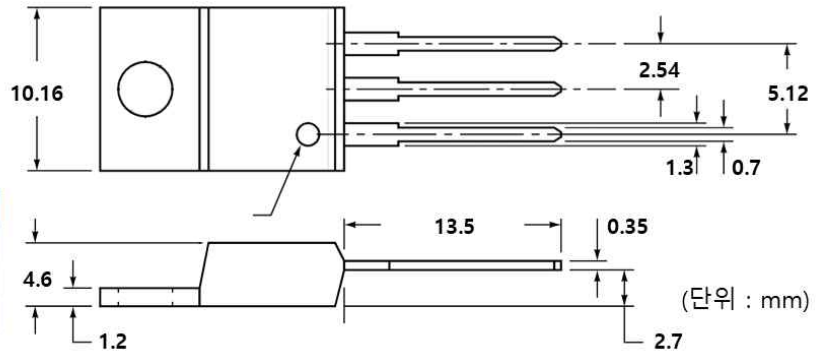
PO\_P MOS



TO-220AB  
Case 221A

Pin Assignment

1	Gate
2	Drain
3	Source



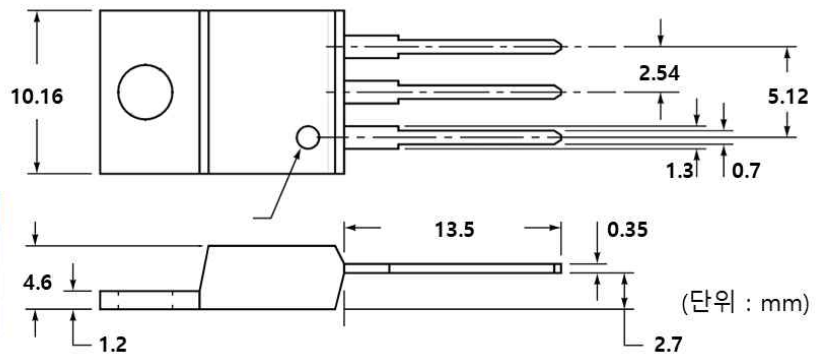
PO\_N MOS



TO-220AB  
Case 221A

Pin Assignment

1	Gate
2	Drain
3	Source



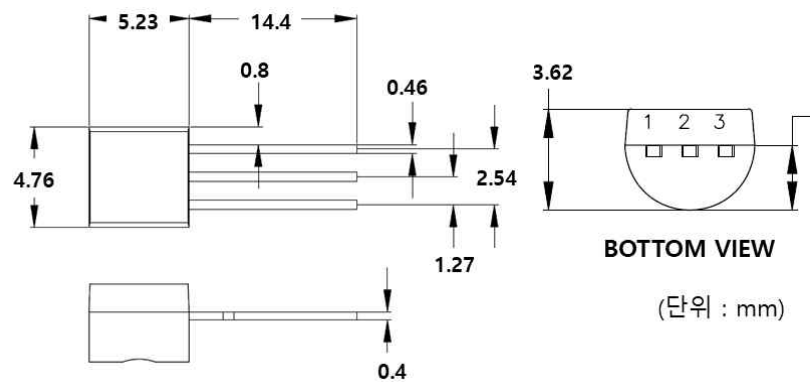
2N3904



TO-92  
CASE 135AN

Pin Assignment

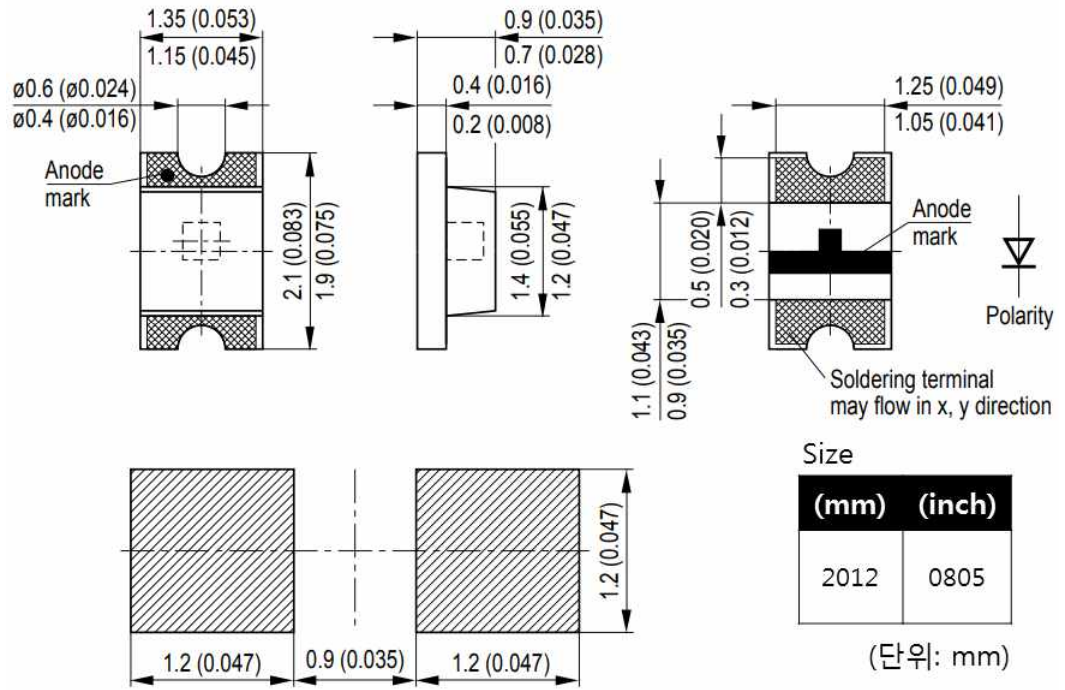
1	Collector
2	Base
3	Emitter



부품명

패키지

LED



가. 기권

1) 과제 진행 중 수험자가 스스로 작업에 대한 포기의사를 표현한 경우  
나. 실격

- 1) 수험자가 기계조작 미숙 등으로 계속 작업 진행 시 본인 또는 타인의 인명이나 재산에 큰 피해를 가져올 수 있다고 감독위원이 판단할 경우
- 2) 부정행위의 작품일 경우
- 3) PCB설계 시 자동 배선을 한 경우

다. 미완성

- 1) 과제 중 작업 내용을 출력하지 못해 제출물이 없을 경우

라. 출력물에 비번호가 없을 경우

마. 아래 출력물을 출력하지 못한 경우

- 1) 풋프린트
  - 가, 나, 다
- 2) 회로도
- 3) 거버필름 (아웃라인 포함, 비번호와 레이어이름을 자필 작성)
  - Silk Screen Top 면
  - Top 면
  - Bottom 면
  - Solder Mask Top 면
  - Solder Mask Bottom 면
  - Drill Draw 면