2022년 전자CAD 설계경진대회 연습문제

1. 회로설계(Schematic)

- 가. 주어진 회로도를 보고 A4 도면으로 회로(Schematic)을 작성하시오.
- 나. 타이틀 블록은 다음과 같이 작성하시오.

타이틀 항목	타이틀 값	텍스트 크기
Title(Page1)	IN/OUT COUNTER	10
Title(Page2)	CONTROL CIRCUIT	10
Document Number	ECAD, 20xx.xx.xx (작성날짜)	10
Revision	1.0	7

다. 네트의 이름을 아래와 같이 설정하시오.

네트 이름	네트 위치
SIG1	D2의 Cathode 위치
	Q3의 Collector 위치
SIG2	D5의 Cathode 위치
	Q1의 Collector 위치
RESET1	D7의 Cathode 위치
	U4의 15번(RST)핀
RESET2	D8의 Cathode 위치
	U5의 15번(RST)핀
VBAT	J4의 1번핀

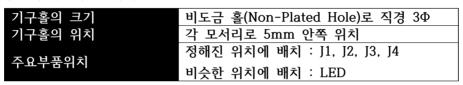
- 라. 사용하지 않는 핀은 No Connect로 표시하시오.
- 마. DRC 검사를 진행하여 회로도의 연결 상태와 네트 상태를 확인하시오.
- 바. Page2의 빈 블록은 문제1. 을 참고로 회로도를 작성하시오.
- 사. 완성된 회로도는 출력하시오.

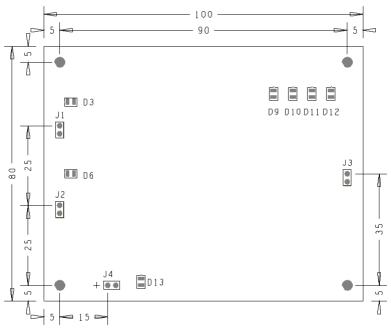
2. PCB 설계(Layout)

- 가. 작성된 회로도에 Datasheet를 참고하여 풋프린트를 지정하고 PCB를 설계하시오.
- 나. 설계 단위는 mm (millimeter) 로 설계하시오.
- 다. Board 크기와 레이어는 아래와 같이 설계하시오.

설계 레이어	2 Layer (Top과 Bottom)
보드 크기	100mm x 80mm

- 라. 기구홀과 주요부품은 아래와 같이 배치하고 나머지 부품은 균형 있게 배치하시오.
 - 부품은 Top Layer에만 실장하며, 동일 부품의 배치 방향은 같은 방향으로 배치
 - Copper 밖으로 부품을 배치하지 않음
 - 기구홀과 주요부품 위치





- 마. 치수보조선을 위의 그림과 같이 설정하고, 실크스크린 레이어에 설정하시오.
- 바. 배선의 작업 시 네트의 두께는 아래와 같이 네트 타입에 따라 설정하시오.
 - Top면과 Bottom면의 배선 방향을 나눔 (Top이 가로 배선이면 Bottom은 세로로 배선 또는 반대)
 - 직각 배선을 하지 않음
 - Copper 밖으로 배선하지 않음

네트 타입	두께
전원네트	0.5mm
그 외 네트	0.3mm

- 사. Via는 0.3mm 이상의 홀을 사용하시오.
- 아. 이격거리를 아래와 같이 설정하시오.

이격거리 조건	이격거리
Copper pour와 모든 객체(배선, 핀, 홀)간의 이격거리	0.5mm
기본 이격거리	0.3mm

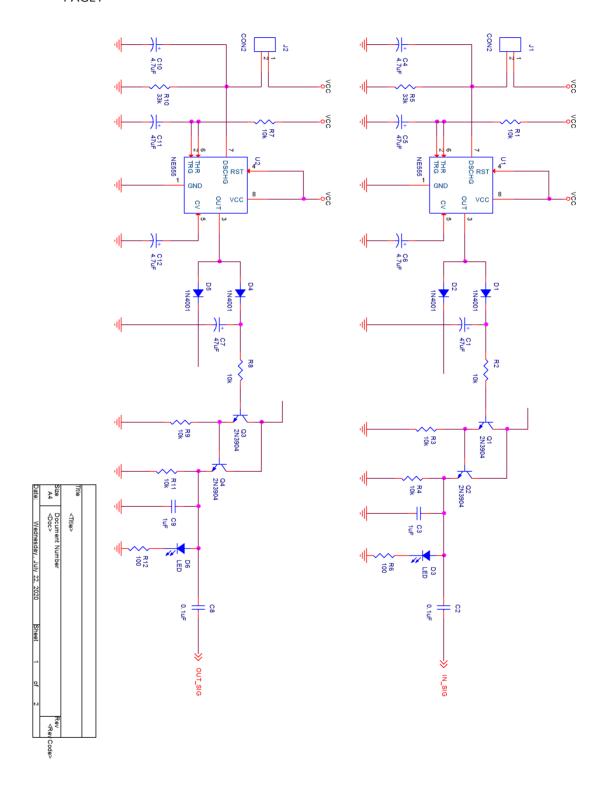
- 자. Copper Pour는 아래와 같이 설정하시오.
 - 보드 납땜면 (Bottom Layer)에 GND 넷으로 설정
 - 아웃라인과 1mm 안쪽으로 생성
 - 단열판과 Copper 사이의 연결선 두께는 0.3mm로 설정
- 차. 부품 번호는 동일한 크기로 한쪽 방향으로 정렬 배치하고, 그 외의 실크데이터는 아 래와 같이 설정하시오.
 - 제목과 비번호를 아래와 같이 설정

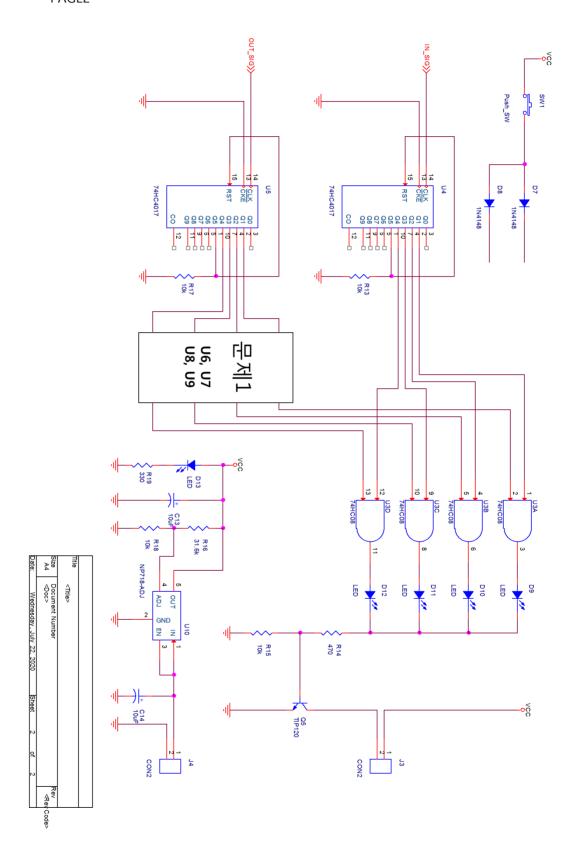
실크 이름	위치	선의 두께 (Line Width)	글자의 높이 (Height)
IN-OUT COUNTER	상단 중앙	0.4mm	4mm
비번호	하단 우측	0.4mm	4mm

- J4의 1번핀에 + 표시
- 실크스크린과 부품 번호는 겹쳐지지 않게 설계
- 카. 드릴 테이블을 Board 하단에 배치하시오.
- 타. DRC 검사를 진행하여 PCB 설계데이터에 오류가 있는지 확인하시오.
 - 정해진 부품은 모두 배치
 - 모든 네트를 배선
- 파. Artwork Film(Gerber)은 RS274X설정으로 1:1로 출력하며, 모든 레이어에 Outline을 포함하시오.
 - Silk Screen Top 면 : 부품의 배치위치를 확인하기 위하여 치수선을 포함
 - Top 면
 - Bottom 면
 - Solder Mask Top 면
 - Solder Mask Bottom 면
 - Drill Draw 면 : 드릴 차트와 드릴 심벌을 출력

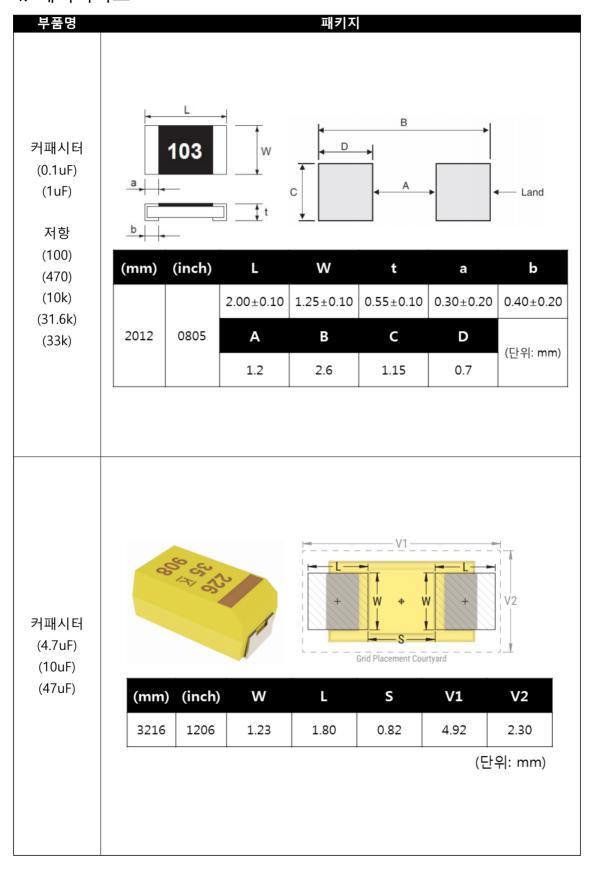
3. 회로도

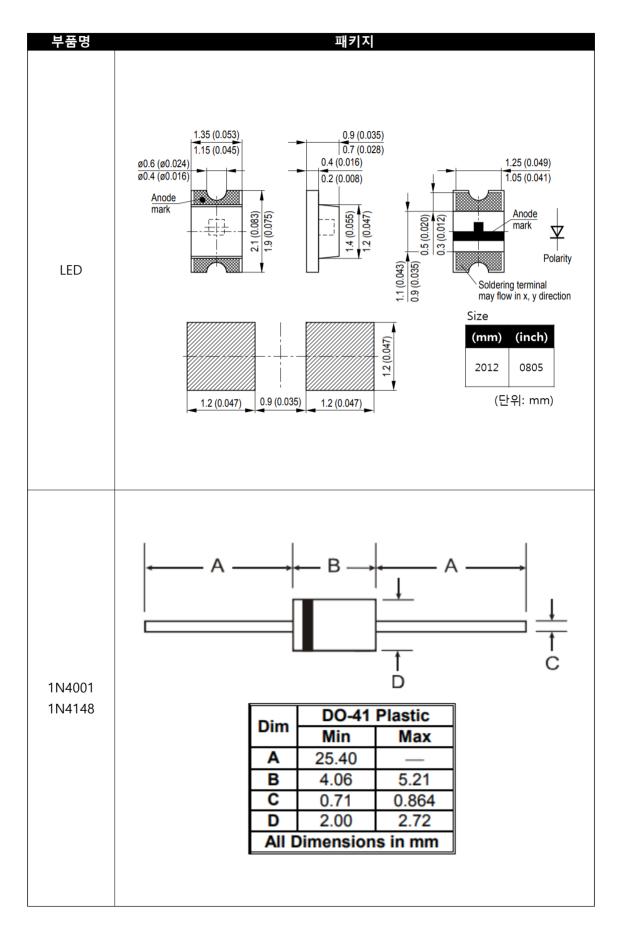
- PAGE1

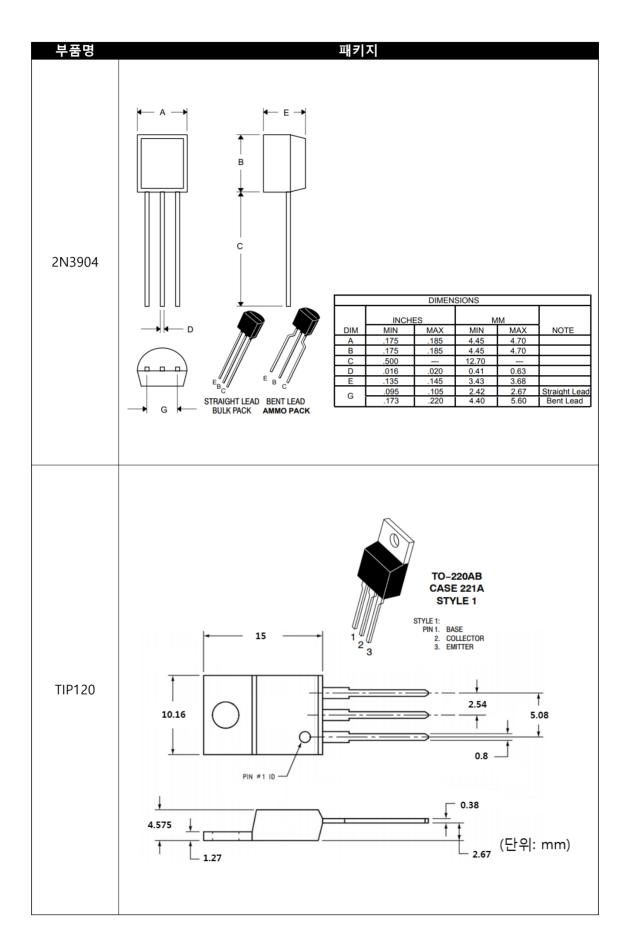


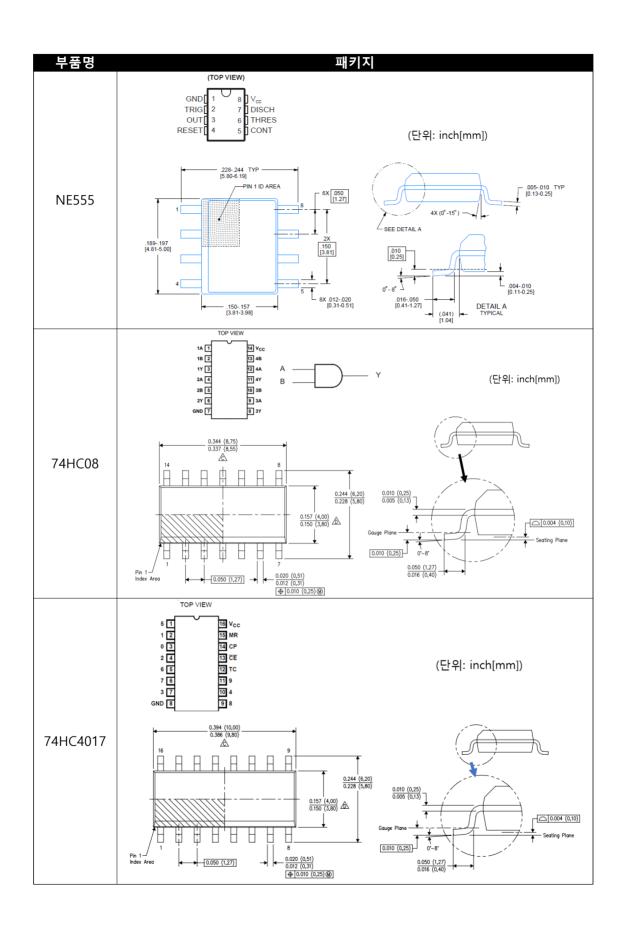


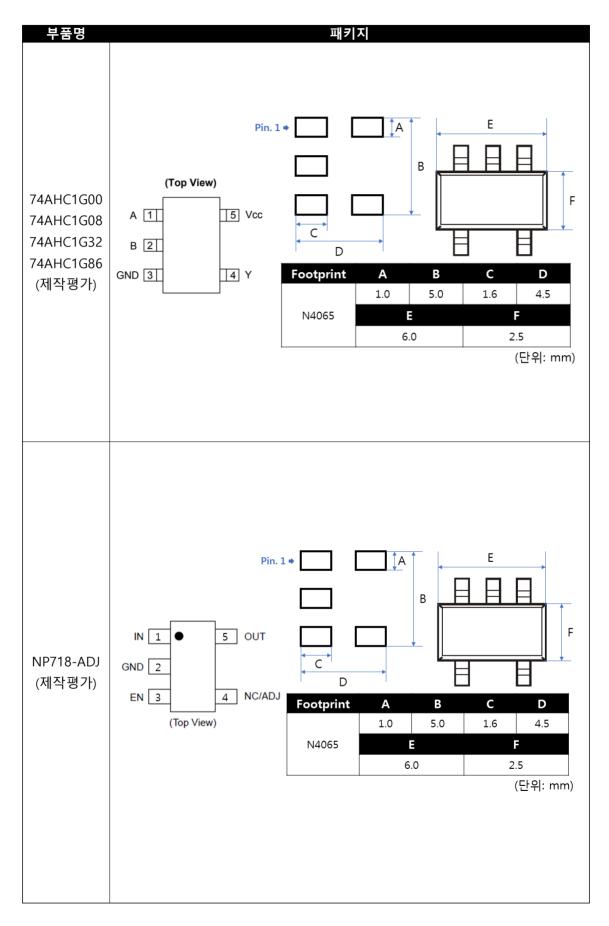
4. 데이터시트









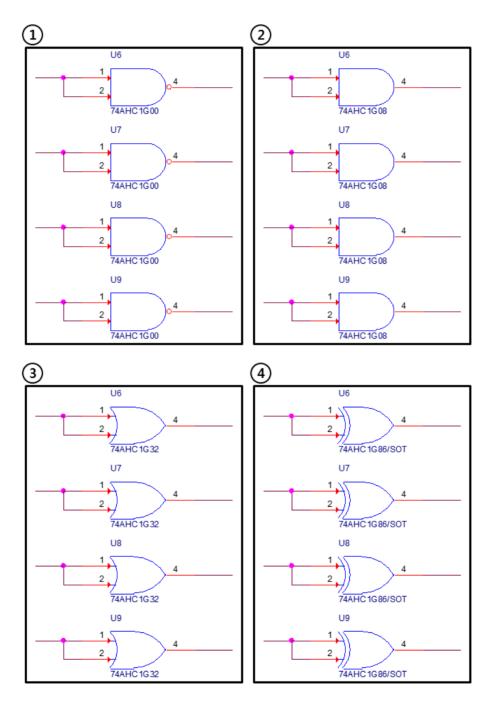


문제1.

아래와 같은 논리 회로로 동작하기 위한 게이트회로를 선택하여, Page 2의 U6, U7, U8, U9을 설계하시오.

답:()

입력신호	출력신호
L	Н
Н	L





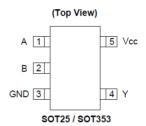
SINGLE 2 INPUT POSITIVE NAND GATE

Description

The 74AHC1G00 is a single 2-input positive NAND gate with a standard push-pull output. The device is designed for operation with a power supply range of 2.0 V to 5.5 V. The gate performs the positive Boolean function:

$$Y = \overline{A \bullet B}$$
 or $Y = \overline{A} + \overline{B}$

Pin Assignments



74AHC1G08



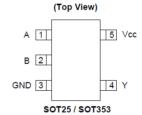
SINGLE 2 INPUT POSITIVE AND GATE

Description

The 74AHC1G08 is a single 2-input positive AND gate with a standard push-pull output. The device is designed for operation with a power supply range of 2.0V to 5.5V. The gate performs the positive Boolean function:

$$Y = A \bullet B$$
 or $Y = \overline{\overline{A} + \overline{B}}$

Pin Assignments



74AHC1G32



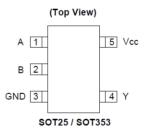
SINGLE 2 INPUT POSITIVE OR GATE

Description

The 74AHC1G32 is a single 2-input positive OR gate with a standard push-pull output. The device is designed for operation with a power supply range of 2.0V to 5.5V. The gate performs the positive Boolean function:

$$Y = A + B \text{ or } Y = \overline{\overline{A} \bullet \overline{B}}$$

Pin Assignments







SINGLE 2 INPUT EXCLUSIVE-OR GATE

Description

The 74AHC1G86 is a single 2-input positive exclusive-OR gate with a standard push-pull output. The device is designed for operation with a power supply range of 2.0V to 5.5V. The gate performs the positive Boolean function:

$$Y = A \oplus B$$
 or $Y = \overline{A}B + A\overline{B}$

Pin Assignments

